

⑯ 日本国特許庁 (JP)

⑯ 特許出願公開

⑯ 公開特許公報 (A)

昭59—195278

⑯ Int. Cl.³
G 09 G 3/36
G 02 F 1/133識別記号
112府内整理番号
7436—5C
7348—2H⑯ 公開 昭和59年(1984)11月6日
発明の数 1
審査請求 未請求

(全 4 頁)

⑯ 表示装置

⑯ 特 願 昭58—69592

⑯ 出 願 昭58(1983)4月20日

⑯ 発 明 者 高沢一久

東京都江東区亀戸 6 丁目31番1

号株式会社第二精工舎内

⑯ 出 願 人 セイコー電子工業株式会社
東京都江東区亀戸 6 丁目31番1
号

⑯ 代 理 人 弁理士 最上務

明細書

1. 発明の名称 表示装置

2. 特許請求の範囲

液晶ドットマトリクスパネルと、これを駆動するドライバ回路と、1画面分の表示状態をドット単位で記憶するRAMと、キヤラクタコードよりドットマトリクスパターンROMと、前記ROMにキヤラクタコードを入力する回路を有する表示装置において、上記液晶ドットマトリクスパネルのコモン信号やセグメント信号の配線に合わせて、上記ROMの出力を上下/左右に反転する回路を備えたことを特徴とする表示装置。

3. 発明の詳細な説明

本発明は、液晶ドットマトリクスの表示装置に関するものである。

従来は液晶ドットマトリクスの表示をする場合コモン配線は、1方向に平行に配置し、表示を2

段以上に、すなわちコモンを横に2段以上配置する時にも、やはり1方向にしていた。この配線の方法を第1図に示す。しかし前記従来の方向では、小型の表示を必要とする場合、液晶パネル内のコモン配線をしようととしても、不可能であり、せいぜい1キヤラクタ6×8ドットの文字列2段が限度である。(コモン16分割の場合)

液晶パネル以外の基板上でコモン信号線を第1図に示す様にひきまわすには、スペースをかなり必要とし、小型の例えは電子腕時計のような物の場合は、配線は不可能と言える。

そこで液晶パネル内でコモン配線を、「コ」の字型に配置し、2段にすることで、小型の物における大容量表示を可能とすることが考え出されている。この配線の方法を第2図に示す。

しかし第2図に示す様にコモンを配線した場合下半分のコモン信号の順序が上下逆になるため、表示するキヤラクタが上下逆になるという欠点がある。

また、これは第1図に示した従来の方法に關し

ても言えることであるが、上下からセグメント信号を入力する時に左右逆になつてしまつ場合がある。これはセグメント信号を出力する I/O が 180° 回転して書きかれる事になるため、出力ビンの方向が逆になつてしまつためである。この様子を第 3 図に示す。

上記のようにセグメント信号が左右逆となる事で、やはり表示されるキャラクタが左右逆になるという欠点も生ずる。

本発明は上記表示されるキャラクタが、上下／左右などに反転してしまうという欠点を除去し、コモン、セグメント信号の配置によつて、表示されるキャラクタが反転しないようにする事を目的としたものである。

本発明は、液晶ドットマトリクスパネルを駆動する一画面分の情報を記憶する RAM (以後リフレッシュ RAM と呼ぶ) へ、キャラクターコードよりドットマトリクスパターンを発生する ROM (以後 CG : キャラクタージェネレータと呼ぶ) の出力を書き込む時点で、前記 CG の出力を、コ

モン、セグメント信号による反転に合わせて上下／左右に反転して書き込んでやる事により、上記問題点を解決した。

本発明による表示装置の実施例を図面を参照して説明すると、第 4 図は本発明による表示装置のプロック図であり、1 はマイクロプロセッサ 8 からのコントロールデータによつてキャラクタコード (a) を後述 CG に出力するキャラクタコード出力回路である。2 はタイミング信号 (b) を入力し、これをマイクロプロセッサ 8 からのコントロール信号 (c) によつて変換して出力したりそのまま出力したりする上下反転回路である。この回路の入／出力の関係を第 6 図に示す。3 は信号 (a) と信号 (b) を入力し、信号 (a) のキャラクタコードで示されたキャラクタコードで示されたキャラクタを信号 (b) に依るタイミングでキャラクタデータとして出力する ROM (CG) である。第 7 図にその内容の 1 部を示す。4 は CG の出力であるキャラクタデータ D₀～D₄ を、マイクロプロセッサ 8 からのコントロール信号によつて、D₀↔D₄ , D₁↔D₃ ,

D₂↔D₂ という様に反転させて出力したり、そのまま出力したりする左右反転回路である。5 は回路 4 の出力を、出力される順に記憶し 1 画面分の表示内容を、1 ドット → 1 ビット対応で記憶するリフレッシュ RAM で、6 はリフレッシュ RAM の内容に従つて液晶ドットマトリクスパネルを駆動するドライバ回路である。7 は液晶ドットマトリクスパネルである。

つぎに動作について説明する。

第 5 図は、本発明による実施例の液晶ドットマトリクスパネルのコモン、セグメント信号配置図である。第 5 図に示した様な液晶パネルにおいては、パネル下半分のコモンが上下、セグメントが左右逆になつてゐるため、この部分のキャラクタデータを上下左右反転して CG 3 に出力しなければならない。ここでコントロール信号 (c) の内容を第 8 図に示すものとすると、コントロール信号 (c) の 2 ビットを、表示の下半分のキャラクタデータが CG 3 より出力されるタイミングで “11” とすることで、キャラクタデータ D₀～D₄ が上下左

右反転して、リフレッシュ RAM 5 へ書き込まれる。

上記の動作により、コモン、セグメント信号線の関係が上下左右反転している部分の表示情報がリフレッシュメモリ 5 の中で、あらかじめ上下左右に反転しているので、液晶ドットマトリクスパネル 7 に表示される時には、正常になる。

本発明は、液晶ドットマトリクスパネルの大型化や、前記パネルを使つた機器の小型化に伴なう液晶パネル上のコモン、セグメント信号の配置の違いに合わせて、CG の出力を上下／左右に反転させ、キャラクタが反転して表示されてしまつ事を防げるという効果を有する。

4. 図面の簡単な説明

第 1 図は従来の液晶ドットマトリクスパネルのコモン 2 段の信号配置図である。第 2 図はコモン 2 段で “コ” の字に配置した例を示す図である。第 3 図は、コモン信号を 2 段に配置した場合のセグメント信号を出力する I/O の置かれる向きを示

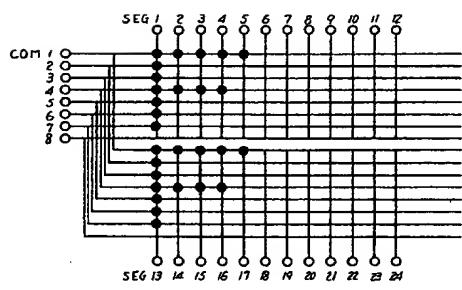
す図である。第4図は本発明による表示装置のブロック図である。第5図は、本発明による実施例の液晶ドットマトリクスパネルのコモン、セグメント信号配線図である。第6図は上下反転回路2の入／出力関係を示すタイミング図である。第7図はC④の内容の1部を示す図である。第8図はコントロール信号(c)の1例を示す図である。

- 1 ……キャラクタコード出力回路
- 2 ……上下反転回路
- 3 ……キャラクタジエネレータ(CG)
- 4 ……左右反転回路
- 5 ……リフレッシュユニットAM
- 6 ……液晶ドットマトリクスドライバ回路
- 7 ……液晶ドットマトリクスパネル
- 8 ……マイクロプロセッサ

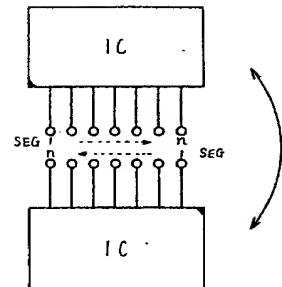
以 上

出願人 株式会社 第二精工舎
代理人 弁理士 最上 樹

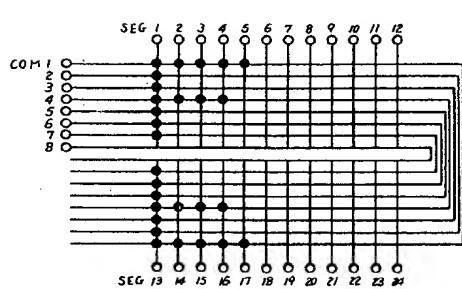
第1図



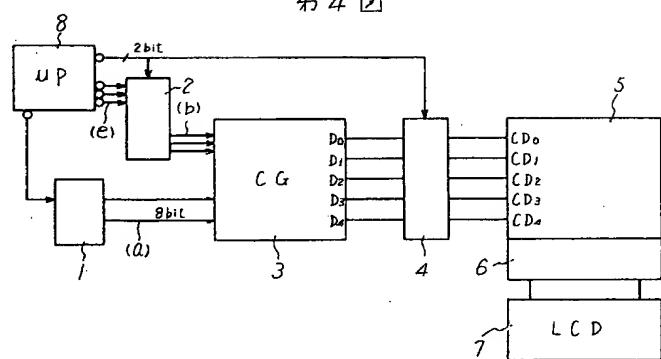
第3図

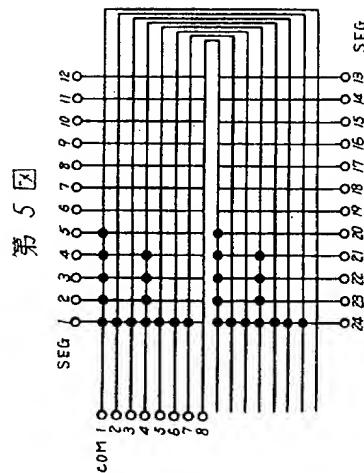


第2図

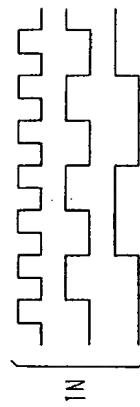


第4図

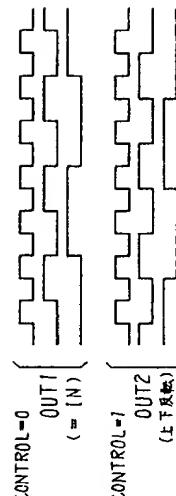




5



第6回



第 7 回

倍号(a) 8bit	倍号(b) 3bit	D ₇	D ₆	D ₅	D ₄	D ₃	D ₂	D ₁	D ₀
000011110	000	0	1	0	0	0	0	0	0
000011110	001	0	1	0	0	0	0	0	0
000011110	010	0	1	1	1	1	1	1	1
000011110	011	0	1	1	1	1	1	1	1
000011110	100	1	0	1	0	0	0	0	0
000011110	101	1	0	1	0	0	0	0	0
000011110	110	1	0	1	0	0	0	0	0
000011110	111	1	0	1	0	0	0	0	0